

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-320142

(43)Date of publication of application : 31.10.2002

(51)Int.Cl.

H04N 5/335

G06T 1/00

H01L 27/148

H04N 1/028

(21)Application number : 2001-121424

(71)Applicant : SONY CORP

(22)Date of filing : 19.04.2001

(72)Inventor : TANAKA KENJI

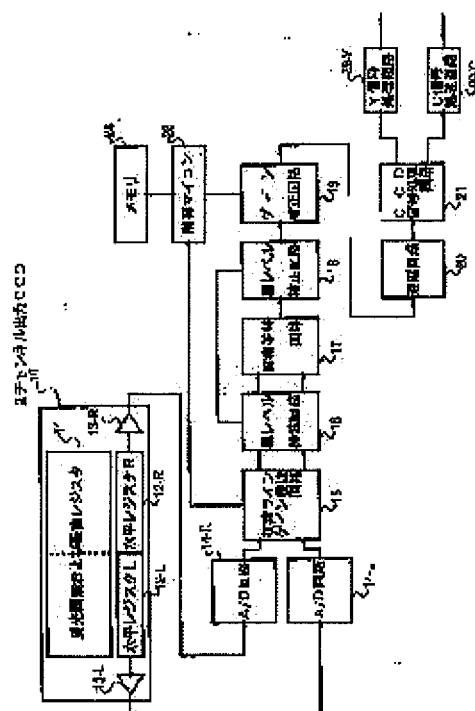
KOISO MANABU

(54) SOLID-STATE IMAGING DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a solid-state imaging device having two channel output for correcting the gain, such that the output levels become substantially uniform.

SOLUTION: The solid-state imaging device comprises a solid-state image sensor 10 for outputting imaging signals simultaneously from a plurality of output sections, means 15 for detecting the level difference between respective imaging signals at a plurality of levels thereof, means 24 for storing each detection result of the detecting means 15, and means 19 determining each regulation value, such that the level of respective imaging signals is substantially equalized, based on each detection result of the storing means 24 and then regulating the level of each imaging signal with each regulation value.



LEGAL STATUS

[Date of request for examination]

27.04.2004

[Date of sending the examiner's decision of

rejection]

[Kind of final disposal of application other than
the examiner's decision of rejection or
application converted registration]

[Date of final disposal for application]

[Patent number] 3948218

[Date of registration] 27.04.2007

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-320142

(P2002-320142A)

(43) 公開日 平成14年10月31日 (2002. 10. 31)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード [*] (参考)
H 0 4 N 5/335		H 0 4 N 5/335	F 4 M 1 1 8
			Z 5 B 0 4 7
G 0 6 T 1/00	4 6 0	G 0 6 T 1/00	4 6 0 B 5 C 0 2 4
H 0 1 L 27/148		H 0 4 N 1/028	A 5 C 0 5 1
H 0 4 N 1/028		H 0 1 L 27/14	B

審査請求 未請求 請求項の数4 O L (全 6 頁)

(21) 出願番号 特願2001-121424 (P2001-121424)

(22) 出願日 平成13年4月19日 (2001. 4. 19)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 田中 健二

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

(72) 発明者 小磯 学

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

(74) 代理人 100082762

弁理士 杉浦 正知

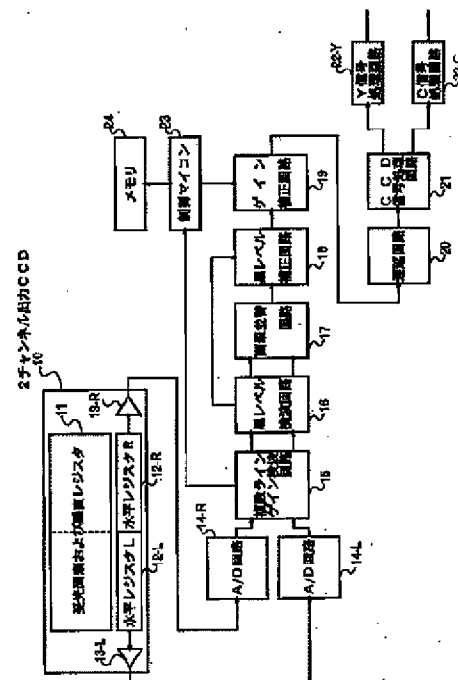
最終頁に続く

(54) 【発明の名称】 固体撮像装置

(57) 【要約】

【課題】 本発明は、各出力レベルが略均等になるようにゲインを補正する2チャンネル出力の固体撮像装置に関する。

【解決手段】 本発明の固体撮像装置は、複数の出力部からそれぞれ撮像信号を同時に出力する固体撮像素子10と、各撮像信号間のレベル差を撮像信号の複数のレベルにおいて検出する検出手段15と、検出手段15の各検出結果を記憶する記憶手段24と、記憶手段24の各検出結果に基づいて各撮像信号のレベルが実質的に等しくなるように各調整値を決定した後、該各調整値で各撮像信号のレベルをそれぞれ調整する調整手段19とを備えて構成される。



【特許請求の範囲】

【請求項 1】 複数の出力部からそれぞれ撮像信号を同時に出力する固体撮像素子と、
前記各撮像信号間のレベル差を撮像信号の複数のレベルにおいて検出する検出手段と、
前記検出手段の各検出結果を記憶する記憶手段と、
前記記憶手段の各検出結果に基づいて各撮像信号のレベルが実質的に等しくなるように各調整値を決定した後、
該各調整値で前記各撮像信号のレベルをそれぞれ調整する調整手段とを備えることを特徴とする固体撮像装置。

【請求項 2】 前記固体撮像素子から出力される各撮像信号をそれぞれ処理する複数の信号処理回路系をさらに備え、
前記検出手段は、前記各信号処理回路系を経た後に、前記レベル差を検出することを特徴とする請求項 1 に記載の固体撮像素子。

【請求項 3】 前記検出手段は、所定の時期に 1 度だけ動作することを特徴とする請求項 1 に記載の固体撮像素子。

【請求項 4】 前記固体撮像素子は、複数の出力部が 2 個である 2 チャンネル出力 CCD であることを特徴とする請求項 1 に記載の固体撮像素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、1 ラインを複数のチャンネルで出力する固体撮像素子を備える固体撮像装置において、各チャンネルの信号レベルが略均等になるように各チャンネル信号を増幅する場合のゲインを補正する固体撮像装置に関する。

【0002】

【従来の技術】固体撮像素子である CCD (charge coupled devices) は、受光部と垂直転送部と水平転送部とを備えて構成される。CCD は、受光部で光学画像に応じた光電変換が行われると、生じた電荷を垂直転送部に転送する。垂直転送部に転送された電荷は、最初の 1 行から水平転送部へ転送され、水平転送部は、1 走査線に相当する画像信号として、電荷を出力する。水平転送部から電荷が転送されると、次の 1 行分が垂直転送部から転送される。この動作が、垂直転送部の全行について行われるまで順次に繰り返される。

【0003】こうして CCD は、所定の期間内にすべての転送を終了し、1 フレーム分 (1 フィールド分) の信号を出力する。

【0004】CCD から出力された信号は、所定の信号レベルまで増幅され、必要な画像処理が諸回路で行われる。

【0005】CCD がビデオカメラなど動画を記録する記録装置における撮像部に使用される場合には、例えば、1 フレーム分の画像信号は、1/30 秒以下の期間

内に終了する必要がある。

【0006】

【発明が解決しようとする課題】ところで、近年の CCD の多面素化に伴い、所定の期間内にすべての転送を終了することができないという事態が生じた。これに対応するために、受光部を左右の 2 チャンネルに分割し、これに応じて水平転送部も左右の 2 チャンネルに分割することによって、1 ライン信号を左チャンネル信号と右チャンネル信号とに分割して出力する 2 チャンネル出力 CCD が考えられた。この 2 チャンネル出力 CCD は、画素数が同数の 1 チャンネル CCD (受光部および水平転送部が 2 分割されていない CCD) に比べ、略半分の時間で転送を終了することができる。

【0007】しかし、この 2 チャンネル出力 CCD において、左右のチャンネル間にレベル差が生じるという問題がある。このため、画像信号を再生・表示した場合に、1 画像中の左画像と右画像とにおいて輝度が異なり、画質が劣化するという問題となる。

【0008】そこで、本発明では、左チャンネル信号と右チャンネル信号とをそれぞれ増幅する増幅部のゲインを補正することによって、左右チャンネル信号間に生じるレベル差を補償する固体撮像装置を提供することを目的とする。

【0009】

【課題を解決するための手段】本発明の固体撮像装置は、複数の出力部からそれぞれ撮像信号を同時に出力する固体撮像素子と、前記各撮像信号間のレベル差を撮像信号の複数のレベルにおいて検出する検出手段と、前記検出手段の各検出結果を記憶する記憶手段と、前記記憶手段の各検出結果に基づいて各撮像信号のレベルが実質的に等しくなるように各調整値を決定した後、該各調整値で前記各撮像信号のレベルをそれぞれ調整する調整手段とを備えて構成される。

【0010】このように固体撮像素子の各撮像信号間に生じるレベル差を実際に測定し、この測定結果に基づいて各チャンネル信号間のレベルが実質的に等しくなるように調整するので、再生画像の画質は、向上する。すなわち、レベル差を調整しなければ再生画像の左半分と右半分の境界で明るさの差が生じるが、レベル差を調整することによりこの明るさの差が無くなるかまたは視覚的に違和感を感じない程度に実質的に画質が改善される。

【0011】そして、調整値は、各撮像信号のレベルに依存するが、検出手段が複数のレベルでレベル差を測定するので、この依存性を補償することができる。さらに、固体撮像装置ごとに実測されるので、チップ間のバラツキも確実に補償される。

【0012】また、本発明の固体撮像装置は、前記固体撮像素子から出力される各撮像信号をそれぞれ処理する複数の信号処理回路系をさらに備え、前記検出手段は、前記各信号処理回路系を経た後に、前記レベル差を検出

するように構成してもよい。

【0013】このように構成することにより、固体撮像素子で生じるレベル差だけでなく、周辺回路、特に信号をアナログ処理する周辺回路によって生じるレベル差も含めて、依存性を補償することができる。

【0014】本発明の固体撮像装置の検出手段は、所定の時期に1度だけ動作するようにしてもよい。

【0015】依存性が経年変化することが少ないことから、このように構成することにより、固体撮像装置を使用する度ごとに調整する煩わしさから解放され、しかも 10 確実に依存性を補償することができる。

【0016】なお、必要に応じて依存性を検出するようにしてもよい。

【0017】

【発明の実施の形態】以下、本発明の実施形態について図面に基づいて説明する。

【0018】図1は、固体撮像装置の構成を示すブロック図である。

【0019】本実施形態の固体撮像装置は、2チャンネル出力CCD10、アナログ/デジタル変換回路(以下、「A/D回路」と略記する。)14、複数ラインゲイン検波回路15、黒レベル検波回路16、画素並替回路17、黒レベル補正回路18、ゲイン補正回路19、遅延回路20、CCD信号処理回路21、Y信号処理回路22-Y、C信号処理回路22-C、制御マイコン23およびメモリ24を備えて構成される。

【0020】2チャンネル出力CCD10は、受光画素および垂直レジスタ11、水平レジスタL12-L、水平レジスタR12-R、アンプ13-Lおよびアンプ13-Rを備えて構成される。

【0021】受光画素および垂直レジスタ11は、フォトダイオードなどの光電変換素子である複数の受光画素がマトリクス状に配置され、垂直方向の受光画素間に垂直レジスタが配置されて構成される。

【0022】光学系を介した被写体の撮像光は、各受光画素で受光されて光電変換される。各受光画素は、受光した光の強度に従う電荷量の電荷を生成する。生成された電荷は、所定のタイミングで垂直レジスタに転送される。

【0023】受光画素および垂直レジスタ11は、垂直方向で左右に2分割されている。転送された電荷を1行ずつ所定のタイミングで、左半分の垂直レジスタは、水平レジスタL12-Lに転送し、一方、右半分の垂直レジスタは、水平レジスタR12-Rに転送する。

【0024】水平レジスタL12-Lは、転送された電荷列を左チャンネル信号としてアンプ13-Lに出力し、水平レジスタL12-Rは、転送された電荷列を右チャンネル信号としてアンプ13-Rに出力する。アンプ13-Lは、水平レジスタL12-Lの出力を電流値から電圧値に変換し、A/D回路14-Lに出力する。アンプ13-Rは、

水平レジスタ12-Rの出力を電流値から電圧値に変換し、A/D回路14-Rに出力する。

【0025】A/D回路14-L、14-Rは、アナログ信号をデジタル信号に変換する回路であり、入力された各電圧値をそれぞれ変換した後に複数ラインゲイン検波回路15に出力する。

【0026】ここで、1ラインを分けた左右2チャンネル信号間に生じるレベル差は、信号をアナログで扱う、2チャンネル出力CCD10およびA/D回路14で主に生じることが実験により認められた。そして、レベル差は、受光画素の出力レベル(すなわち、受光光量、被写体の明暗)に依存することが認められた。したがって、各チャンネル信号を増幅する場合のゲインは、このレベル差を補償するために差が生じ、このゲイン差も受光画素の出力レベルに依存することになる。この出力レベル-ゲイン差の依存性を示す特性曲線を乗数特性曲線と呼称することにする。さらに、この乗数特性曲線は、2チャンネル出力CCD10のチップごとやA/D回路14の部品ごとに異なることも認められた。

【0027】複数ラインゲイン検波回路15は、同一ラインの各チャンネルにおいて、右チャンネル信号のレベルと左チャンネル信号のレベルとの差を所定の測定点ごとに検出し、ゲイン差を検出する。例えば、右チャンネル信号に対するゲインを基準にゲイン差を検出する。あるいは、左チャンネル信号に対するゲインを基準にゲイン差を検出する。

【0028】測定は、画素信号レベルにおいて所定の間隔で測定される。所定の間隔は、各測定点に対し等間隔でもよいし、明暗によってゲイン差の変化の割合が変わる場合には、ゲイン差が急激に変化する範囲については間隔を狭め、ゲイン差が緩やかに変化する範囲については間隔を広げるように、間隔を調整してもよい。

【0029】本実施形態では、例えば、Lev0、Lev1、Lev2およびLev3についてゲイン差がそれぞれ測定され、それに対して測定結果がGa0、Ga1、Ga2およびGa3としてそれぞれ得られた。

【0030】また、測定点の個数は、乗数特性のプロファイルに基づいて決定される。各画素信号レベルに対する乗数特性の各微分係数がほとんど同じ場合には、測定点数は少なくし、異なる場合には測定点数はより多くする。

【0031】複数ラインゲイン検波回路15は、この測定結果を測定点とともに制御マイコン23に出力する。すなわち、複数ラインゲイン検波回路15は、測定点a(Lev0、Ga0)、測定点b(Lev1、Ga1)、測定点c(Lev2、Ga2)および測定点d(Lev3、Ga3)を制御マイコン23に出力する。

【0032】制御マイコン23は、測定結果をEEPROM(electrically erasable programmable read-only memory)などの書き換え可能な不揮発性のメモリ2

4に格納する。

【0033】複数ラインゲイン検波回路15は、このような乗数特性の測定は、明るさに分布のある被写体に対して、固体撮像装置の初期設定の際、例えば、工場出荷の際やユーザが固体撮像装置を備えたカメラを初めて使用開始する際などに測定される。このため、各固体撮像装置ごとに乗数特性がばらついたとしても、該装置に対する測定結果がメモリ24に格納されるので、的確に装置ごとの特性を反映することができる。

【0034】複数ラインゲイン検波回路15は、乗数特性の測定を行う場合を除き、左右チャンネルの各信号をそのまま黒レベル検波回路16に出力する。

【0035】黒レベル検波回路16は、各チャンネル信号に対して、画像の黒色とデジタルコードの0との差を検出する。黒レベル検波回路16は、左右チャンネルの各信号をそのまま画素並替回路17に出力するとともに、検出した結果を黒レベル補正回路18に出力する。

【0036】画素並替回路17は、2チャンネル出力CCD10が1ラインを左右2チャンネルに分割して出力したため、これらを1ラインに再構成する。すなわち、第1ラインの右チャンネル信号に第1ラインの左チャンネル信号を続ける。第2ラインの右チャンネル信号に第2ラインの左チャンネル信号を続ける。そして、第3ラインの右チャンネル信号に第3ラインの左チャンネル信号を続ける。以下、同様に各信号を続け、1フレーム（またはフィールド）分の信号を構成する。これら再構成された1ライン分の各ライン信号は、画素並替回路17から黒レベル補正回路18に順次出力される。

【0037】黒レベル補正回路18は、黒レベル検波回路16の出力に基づいて、画像の黒色とデジタルコードの0とを一致させた後に、ゲイン補正回路19に出力する。

【0038】A/D回路14において、画像の黒色とデジタルコードの0とを一致させると、仮にノイズなどでA/D回路14に負電圧が入力された場合に、該負電圧に対応する画素が、本来黒色となるべきにも拘わらず欠落してしまう。このため、A/D回路14でオフセット電圧が予め印加された後に、A/D変換されているため、黒レベル検波回路16で上述の差を検出し、黒レベル補正回路18でこのオフセット電圧分を除去する。

【0039】ゲイン補正回路19は、制御マイコン23を介してメモリ24に格納されている乗数特性を参照し、入力されたライン信号のレベルに応じたゲイン差を算出する。そして、ゲイン補正回路19は、左チャンネル信号を増幅すべき左ゲインおよび右チャンネル信号を増幅すべき右ゲインをゲイン差に応じてそれぞれ決定する。ゲイン補正回路19は、各ライン信号において、決定された各ゲインによって各チャンネルごとにそれぞれ増幅した後に、遅延回路20に出力する。すなわち、ゲイン補正回路19は、ライン信号中における左チャンネ

ル信号に相当する部分に対しては左ゲインで増幅し、ライン信号中における右チャンネル信号に相当する部分に対しては右ゲインで増幅する。これによって、各チャンネル信号に対して適正なゲインでそれぞれ増幅されるため、2チャンネル出力CCDからレベル差を以て各チャンネル信号が出力されたとしても、確実にレベル差を補正することができる。

【0040】ここで、ゲイン補正回路19について、より詳細に説明する。

【0041】図2は、ゲイン補正回路の構成を示す図である。

【0042】ゲイン補正回路19は、加算器31、乗算器32および乗数算出回路33を備えて構成される。

【0043】黒レベル補正回路18から出力された各ライン信号は、加算器31、乗算器32および乗数算出回路33にそれぞれ入力される。

【0044】乗数算出回路33は、制御マイコン23を介してメモリ24に格納されている乗数特性を参照して、入力された入力ライン信号からゲイン差を算出し、ゲイン差からライン信号中の各チャンネルごとに各ゲインを決定する。入力された入力ライン信号が、各測定点の間である場合には、隣接する2測定点における乗数特性から線形補完することによって、当該入力ライン信号におけるゲイン差を算出する。

【0045】上述の乗数特性から各測定点間を線形補完することによって得られた乗数特性曲線を図3に示す。図3の横軸は、受光画素の信号レベルを示し、図3の縦軸は、ゲイン差を示す。

【0046】例えば、図3において、Lev1とLev2との間におけるLevXが入力された場合、測定点b (Lev1, Ga1)と測定点c (Lev2, Ga2)とによって線形補完された関係でGaXが算出される。すなわち、

$$GaX = \{ (Lev2 - LevX) \times Ga1 + (LevX - Lev1) \times Ga2 \} / (Lev2 - Lev1)$$

によって、GaXは、算出される。

【0047】乗算器32は、入力ライン信号を各チャンネルごとに各チャンネルに対応するゲインで増幅した後に、増幅した増幅ライン信号を加算器31に出力する。

【0048】加算器31は、入力ライン信号に増幅ライン信号を加算した後に出力する。

【0049】したがって、ゲイン補正回路19の出力<Sig>は、入力ライン信号中における左チャンネル信号Sig-L、左チャンネル信号に対して決定されたゲインGa-L、入力ライン信号中における右チャンネル信号Sig-R、右チャンネル信号に対して決定されたゲインGa-R、右チャンネル信号に対するゲインGabasを基準としゲイン差をGasubとすると、画面右においては、

$$<Sig> = (Sig-R + Sig-R \times Ga-R) \\ = (Sig-R + Sig-R \times Gabas)$$

となり、画面左においては、

$$\begin{aligned} \langle \text{Sig} \rangle &= (\text{Sig-L} + \text{Sig-L} \times \text{Ga-L}) \\ &= (\text{Sig-L} + \text{Sig-L} \times (\text{Gasub} + \text{Gasub})) \end{aligned}$$

となる。

【0050】図1に戻って、遅延回路20は、垂直方向（V方向）にエッジを取って輪郭をより明瞭にするために必要な回路であり、入力信号を所定時間遅らせてCCD信号処理回路21に出力する。

【0051】CCD信号処理回路21は、黄、緑、シアンおよびマゼンダの各信号から輝度信号（Y信号）およびクロマ信号（C信号）を生成するために必要な前処理を行い、Y信号処理回路22-YおよびC信号処理回路22-Cに出力する。

【0052】Y信号処理回路22-Yは、入力された信号からY信号を生成して出力し、C信号処理回路22-Cは、入力された信号からRGB信号を生成し後にC信号を生成して出力する。

【0053】なお、図4は、乗数が一定の場合におけるゲイン補正回路の構成を示す図であり、乗数が一定の場合では、乗数特性曲線は、図3で破線で示すように、G 20 a0の一定の直線となる。

【0054】このため、このようなゲイン補正回路の場合では、受光素子の出力レベルに応じて変化するゲイン差に対応することができない。

【0055】なお、本実施形態では、所定の時期に実測した乗数特性を制御マイコン23を介してメモリ24に蓄積し、ゲイン補正回路19は、必要に応じて制御マイコン23を介してメモリ24から取得するようにしたが、ゲイン補正回路19内にメモリを備え、複数ラインゲイン検波回路15から直接ゲイン補正回路19内のメモリに乗数特性を格納するようにしてもよい。

* 【0056】

【発明の効果】本発明は、2チャンネルCCDにおけるゲイン差を受光素子の出力レベルに応じて調整することができるので、2チャンネル出力CCD10およびA/D回路14で各チャンネル信号間に生じるレベル差を実質的に無くすることができる。

【0057】さらに、本発明は、乗数特性を所定の時期に実測してメモリに格納するので、各チャンネル信号間に生じるレベル差を装置ごとに的確な乗数特性で補償することができる。

【0058】したがって、本発明では、乗数特性曲線を装置ごとにプログラマブルに設定することができる。

【0059】このため、2チャンネル出力CCDで撮像された画像を再生・表示する場合に、画像の劣化を防止することができる。

【図面の簡単な説明】

【図1】固体撮像装置の構成を示すブロック図である。

【図2】ゲイン補正回路の構成を示す図である。

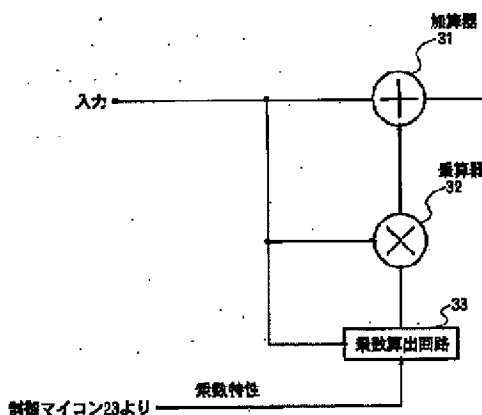
【図3】乗数特性の一例を示す図である。

【図4】乗数が一定の場合におけるゲイン補正回路の構成を示す図である。

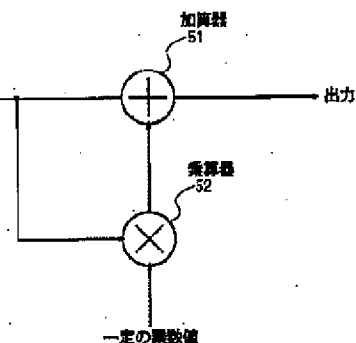
【符号の説明】

- 10 2チャンネル出力CCD
- 11 受光素子および垂直レジスタ
- 12 水平レジスタ
- 13 アンプ
- 14 A/D回路
- 15 複数ラインゲイン検波回路
- 19 ゲイン補正回路
- 23 制御マイコン
- 24 メモリ

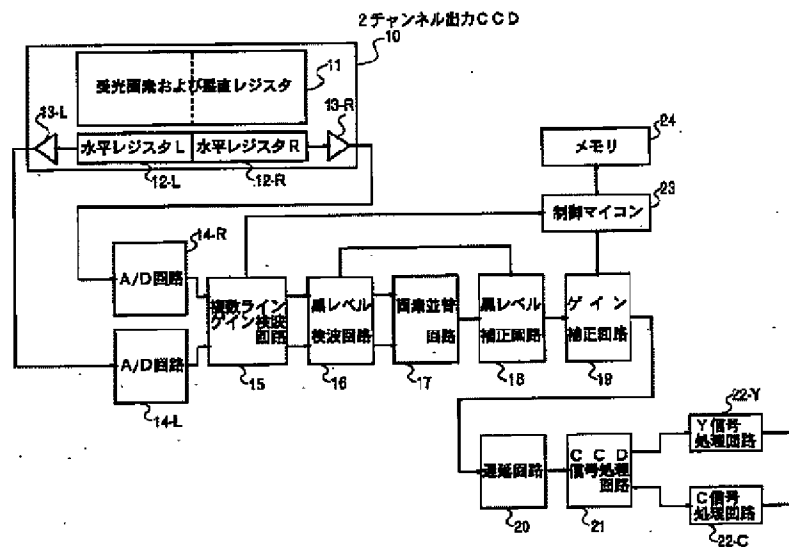
【図2】



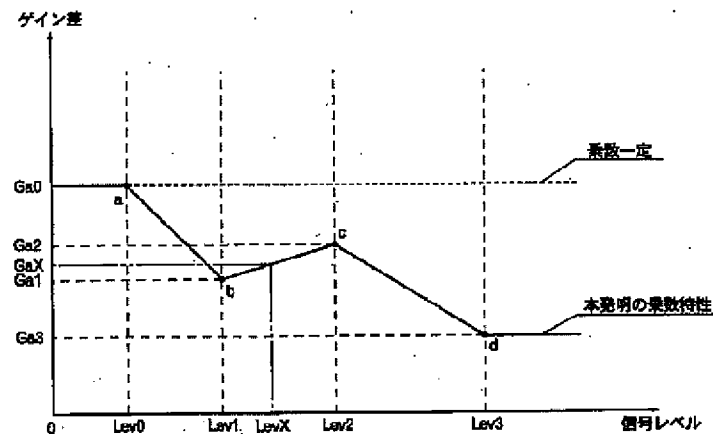
【図4】



【図1】



【図3】



フロントページの続き

Fターム(参考) 4M118 AA10 AB01 BA10 FA06 FA44
GC09
5B047 AB02 BB04 BCC1 CA23 CB05
CB22 DA01 DB01
5C024 AX01 CX39 CX46 GY01 GY09
GZ42 HX02 HX18 HX23 HX24
HX26 HX57 JX08 JX21
5C051 AA01 BA02 DA06 DB01 DB08
DB09 DB15 DB33 DC03 DE17